

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-174824
(43)Date of publication of application : 29.06.2001

(51)Int.Cl. G02F 1/1337
G02F 1/1343
G09F 9/30

(21)Application number : 11-361610
(22)Date of filing : 20.12.1999

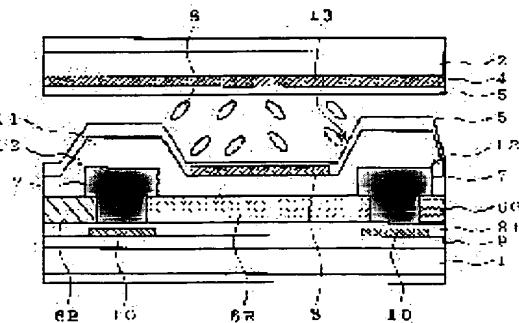
(71)Applicant : NEC CORP
(72)Inventor : MATSUYAMA HIROAKI
KAWADA KIYOMI
SUZUKI SEIJI
HIRAI YOSHIHIKO
SAKAMOTO MICHIAKI
OKAMOTO MAMORU
YAMAMOTO YUJI
ISHII TOSHIYA
SUZUKI TERUAKI
SUMIYOSHI KEN
SUZUKI SHIGEYOSHI

(54) ALIGNMENT DIVISION TYPE LIQUID CRYSTAL DISPLAY DEVICE, ITS PRODUCING METHOD AND ITS IMAGE DISPLAYING METHOD

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an alignment division type liquid crystal display device and a method of producing the device by which a wide visual field angle is provided to the display pixel plane of an active matrix type color liquid crystal display device having a CFonTFT structure, and moreover, to provide a method for the pixel display which gives the display pixel plane a wide visual field angle.

SOLUTION: In the liquid crystal display device, pixel color layers 6B, 6R, 6G as color filters and a pixel electrode 3 are arranged on a pixel electrode substrate 1, and inclined faces 13 are formed on the four peripheral parts of the pixel electrode face so that the alignment direction of a liquid crystal 8 between substrates and on the pixel electrode is controlled along the inclined faces and that the liquid crystal is divided into a plurality of alignments to give the pixel display of a wide visual field angle. The inclined face is formed on a step form 12 produced by a BM layer 7 formed on a base layer consisting of at least one of electrodes and lines such as a gate electrode, gate line, drain electrode, drain line and source electrode or on a step form produced by overlapping part of the periphery of four directions of the pixel color layers.



LEGAL STATUS

[Date of request for examination] 14.11.2000
[Date of sending the examiner's decision of rejection] 19.11.2002
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19) 日本特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-174824

(P2001-174824A)

(43) 公開日 平成13年6月29日 (2001.6.29)

(51) Int.Cl.*	識別記号	F I	テマコード* (参考)
G 02 F 1/1337	5 2 0	G 02 F 1/1337	5 2 0 2 H 0 9 0
1/1343		1/1343	2 H 0 9 2
G 09 F 9/30	3 3 8	G 09 F 9/30	3 3 8 5 C 0 9 4

審査請求 有 請求項の数12 O.L. (全 12 頁)

(21) 出願番号	特願平11-361610	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成11年12月20日 (1999.12.20)	(72) 発明者	松山 博昭 東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	河田 きよみ 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74) 代理人	100086645 弁理士 岩佐 義幸

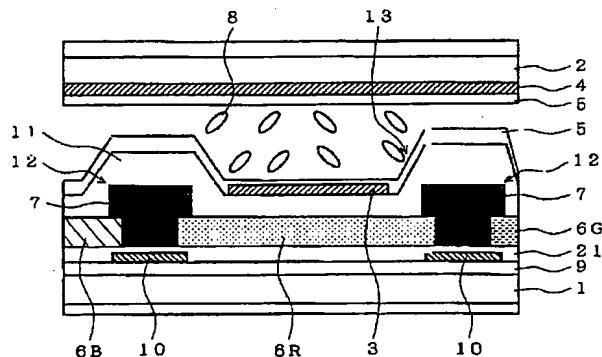
最終頁に続く

(54) 【発明の名称】 配向分割型液晶表示装置、その製造方法及びその画像表示方法

(57) 【要約】

【課題】 TFT構造のアクティブマトリクス型カラー液晶表示装置の表示画素面を広視野角にさせる配向分割型液晶表示装置及びその製造方法、更には表示画素面を広視野角にさせる画素表示方法を提供することである。

【解決手段】 画素電極側基板1上に、カラーフィルタとしての画素色層(6B, 6R, 6G)と画素電極3とを配し、画素電極面の四方周縁部に傾斜面13を設け、基板間の画素電極上の液晶8が、この傾斜面に沿って配向方向が制御されて複数に配向分割されて、画素表示を広視野角にさせる液晶表示装置であり、この傾斜面は、画素電極の周縁部に配するゲート電極とゲート配線とドレイン電極とドレイン配線とソース電極等の電極種及び配線種の少なくとも1種以上を下地層とする上に形成されているBM層7による段差形状12上又は画素色層の四方周縁部の一部を互いに重ねてなる段差形状上に形成されている。



【特許請求の範囲】

【請求項1】共通電極を配した対向基板と、カラーフィルタとしての画素色層及び画素電極を配し、画素電極の四方周縁部に対向基板面に向かって傾斜面を設けた凸部を有する画素電極基板との各基板間に液晶を充填する液晶表示装置において、

前記画素電極の周縁部には、ゲート電極とゲート配線とドレイン電極とドレイン配線とソース電極とを有し、前記傾斜面上を含む前記画素電極上及び前記共通電極上には一様に配向膜を有し、前記傾斜面が、前記電極種及び前記配線種の少なくとも1種以上を下地とする上に形成されたブラックマトリックス層による段差形状上、またはそのまま前記画素色層の四方周縁部の一部をそのまま重ねてなる段差形状上に形成されていて、

前記基板間の画素電極上の前記液晶が、前記傾斜面に沿って初期配向制御されて複数方向に配向分割されることを特徴とする配向分割型液晶表示装置。

【請求項2】前記傾斜面の傾斜角度(θ) = \tan^{-1} (傾斜部の高さH/傾斜面の長さL)で表して、前記傾斜角(θ)が11°以上であって、前記対向基板と前記傾斜面の最も高い部位との間の第1セルギャップ(G_1)と前記対向基板と前記画素電極面の凸部以外との間の第2セルギャップ(G_2)とのギャップ比 $G_1/G_2 = 2/10 \sim 9/10$ の範囲にあることを特徴とする請求項1記載の配向分割型液晶表示装置。

【請求項3】前記画素電極面に対向する前記対向基板側の共通電極面に、電極開口部または前記画素電極に向かう凸状の傾斜部を設けていることを特徴とする請求項1または2に記載の配向分割型液晶表示装置。

【請求項4】前記画素電極が、スイッチング素子を有するアクティブマトリックス型であることを特徴とする請求項1～3の何れかに記載の配向分割型液晶表示装置。

【請求項5】前記画素電極を形成する透明電極膜が、前記画素電極周縁部の前記傾斜面に重ならないことを特徴とする請求項1～4の何れかに記載の配向分割型液晶表示装置。

【請求項6】前記配向膜が、垂直配向膜であって、前記液晶が、前記傾斜面に向かって垂直方向に配向される負の誘電率異方性を有することを特徴とする請求項1～5の何れかに記載の配向分割型液晶表示装置。

【請求項7】共通電極を配する対向基板と、カラーフィルタとしての画素色層及び画素電極を設けた画素電極基板との基板間に液晶を充填する液晶表示装置の製造方法において、

前記画素電極面に対応する前記画素色層の膜を形成するに際して、

前記画素色層の膜を、前記画素電極基板上の絶縁膜やパッシベーション膜である絶縁体層上に形成し、前記画素色層膜間の隙間を埋めるようにしてブラックマ

トリックス(BM)を前記画素色層の膜厚より厚くなるようにして段差形状を形成し、前記ブラックマトリックス層の下地層が、前記絶縁体層であり、更にその下地層には、ゲート電極とゲート配線とドレイン電極とドレイン配線とソース電極の少なくとも1種以上が形成されていて、

前記画素電極基板の全面にオーバコート層を形成し、次いで、前記画素色層膜に対応する箇所に、透明電極からなる前記画素電極を形成した後、基板全面に配向膜を形成し、

前記段差形状によって前記段差形状上に前記傾斜面を形成することを特徴とする配向分割型液晶表示装置の製造方法。

【請求項8】共通電極を配する対向基板と、カラーフィルタとしての画素色層及び画素電極を設けた画素電極基板との基板間に液晶を充填する液晶表示装置の製造方法において、

前記画素電極面に対応する前記画素色層の膜を、前記画素電極基板上に絶縁膜やパッシベーション膜である絶縁体層上に形成するに際して、

前記画素色層の周縁部と隣接する画素色層の周縁部の一部を、互いに重なせ、この重なり部を段差形状として形成し、

前記重なり部の下地層が、前記絶縁体層であり、更にその下地層には、ゲート電極とゲート配線とドレイン電極とドレイン配線とソース電極の少なくとも1種以上が形成されていて、

前記画素電極基板の全面にオーバコート層を形成し、次いで、前記画素色層膜に対応する箇所に、透明電極からなる前記画素電極を形成した後、基板全面に配向膜を形成させて、

前記段差形状によって前記段差形状上に前記傾斜面を形成することを特徴とする配向分割型液晶表示装置の製造方法。

【請求項9】前記傾斜面の傾斜角度(θ) = \tan^{-1} (傾斜部の高さH/傾斜面の長さL)で表して、前記傾斜角(θ)が11°以上であって、前記対向基板と前記傾斜面の最も高い部位との間の第1セルギャップ(G_1)と前記対向基板と前記画素電極面の前記傾斜面を形成する部分以外との第2セルギャップ(G_2)とのギャップ比 $G_1/G_2 = 2/10 \sim 9/10$ の範囲とするようにギャップを形成することを特徴とする請求項7または8に記載の配向分割型液晶表示装置の製造方法。

【請求項10】前記画素電極の透明電極膜を、前記傾斜面に重ならないように形成することを特徴とする請求項7～9の何れかに記載の配向分割型液晶表示装置の製造方法。

【請求項11】前記画素電極面に対応する前記対向基板側の共通電極面に、電極開口部または凸部を形成することを特徴とする請求項7～10の何れかに記載の配向分

割型液晶表示装置の製造方法。

【請求項12】共通電極を配する対向基板と、画素電極を配し、その画素電極面の四方周辺部に共通電極面に向かって傾斜面を設けた凸部を有する画素電極基板と、各基板間に液晶が充填されている液晶表示装置の画像表示方法において、カラーフィルタとしての画素色層を有する前記画素電極基板側の前記画素電極の周縁部には、ゲート電極とゲート配線とドレイン電極とドレイン配線とソース電極とを有し、前記傾斜面を、前記電極種及び前記配線種の少なくとも1種以上を下地とする上に形成されたブラックマトリックス層による段差形状上、または互いに隣接する前記画素色層の四方周縁部の一部を互いに重ねてなる段差形状上に形成し、前記基板間の画素電極面上の液晶を、前記傾斜面に向かって垂直方向に初期配向制御し、液晶駆動時に前記基板間に電圧を印加し液晶を更に均等に配向し、複数方向に分割配向させて、画素領域の画素表示を広視野角にさせることを特徴とする配向分割型液晶表示装置の画像表示方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、配向分割型液晶表示装置及びその製造方法に関し、より詳細には、CFO-n TFT (COT) 構造のアクティブマトリクス型のカラー液晶表示装置であって、表示画素面を広視野角にさせる配向分割型液晶表示装置及びその製造方法に関するものである。

【0002】また、本発明は、配向分割型液晶表示装置の表示画素面を広視野角にさせる画像表示方法にも関するものである。

【0003】

【従来の技術】近年、液晶表示装置は、軽量で、低消費電力の特徴が活かされて、テレビ、パソコン或いはプロジェクター等のディスプレイデバイスとして各分野に利用されている。特に、カラー表示の液晶表示装置が質量とも急速に進展・拡大し、その液晶カラー表示もモノカラー表示、マルチカラー表示又はフルカラー表示と、それぞれの目的、用途に対応して使用されている。

【0004】また、これらのカラー液晶表示装置では、信号が画像を検引する間、カラー画像を保持させるため、ガラス基板の上のシリコン薄膜トランジスター (TFT) をマトリクス状に配置し、そのスイッチング作用を利用する。

【0005】また、カラー液晶ディスプレイは、多数の各表示画素毎に信号電圧の書き込みを制御するスイッチング素子が設けられているアクティブマトリクス駆動タイプとがある。

【0006】しかも、特に近年の液晶表示装置の更なる

高精細化及び高精彩化が進行している中で、画像のコントラスト、その画像表示の鮮明さに係わって、カラーフィルタの画素色層領域の一層の広視野角化が要望され、そのために液晶の配向を制御させて視野角を広くさせようとする種々の提案がなされている。

【0007】例えば、特開平7-311383号公報には、画素電極面の周縁部に画素電極の透明電極膜 (ITO) の配向制御傾斜部又は画素電極面の領域内上に隆起した透明電極膜 (ITO) の配向制御傾斜部が設けられ、この傾斜面に沿った液晶の配向制御が記載されている。

【0008】更には、上述した画素電極面の配向制御傾斜に組合わせて対向基板側の透明電極面に開口部又は凸部を設けて、液晶の配向を制御させることも記載されている。

【0009】また、特開平8-152639号公報には、画素電極を配する画素電極基板に対向しているカラーフィルタを配する対向基板側の画素電極基板に対応する面に、凹凸形状を形成させて、この凸部に沿って液晶を複数の配向方向に分割させることが記載されている。

【0010】

【発明が解決しようとする課題】以上のような状況下にあって、上述する公報に提案される液晶表示装置を含めて従来からのカラー液晶表示装置においては、そのカラーフィルタとしての画素色層は、通常、対向基板側に設けられているのが一般的である。

【0011】一方、画素電極基板側に上述するカラーフィルタとしての画素色層を配してなるCOT (Color filter on TFT; TFTスイッチング素子を有する画素電極側基板にカラーフィルタを配している) 構造のアクティブマトリクス式の液晶表示装置がある。

【0012】画素電極アレイの1画素領域 (G, R, B) を上述するCOT構造にすることにより、図5に示す画素電極側基板上の画素電極アレイの1画素領域 (G, R, B) の断面構造から明らかのように、画素電極43の四方周縁部にドレイン電極、ドレイン配線、ゲート電極、ゲート配線等の複雑なプロセスを片方の基板側41に集中化させることができ、製造容易性を高めて、プロセス負荷を低減させられるものである。

【0013】また、1画素領域内において、画素色層間であって、対応する画素電極アレイ間に、通常、ブラックマトリックス (BM) を設けるのが一般的である。このようなCOT構造体にすることにより、上述する製造上の利点を発揮させながら、1画素電極アレイの四方周縁部は、互いにこのBM層で仕切ることができ、このBM層を設ける工程で、このBM膜厚を容易に、通常のBM層よりも厚く、形成させることができる。

【0014】従来例を含めて、既に上述した公報例の液晶表示装置は、COT構造ではなく、何れも対向基板側

にカラーフィルタを配し、この基板側に傾斜部等を設けて、液晶を分割配向させて、画素表示を、広視野角にさせようとするものである。

【0015】そこで、上述した特開平8-152639号公報には具体的に斜面を形成させることは記載されていないが、例えば、図6(b)に示す如く、この対向基板2側に設ける段差形状又はこの段差形状を介して斜面13を形成させた場合には、対向基板側2と画素電極基板側1とでは、図示されているように液晶の初期配向方向(矢印)が、逆向きになって液晶を複数に均齊に配向分割させることができない。

【0016】また、特開平7-311383号公報の提案では、対向基板の透明電極に絶縁物を介在させ配向制御断層として、表示画素部の領域内部で透明電極を隆起させて傾斜面を設けている。

【0017】しかしながら、この配向制御断層は、通常、何れもSiNxや、SiO₂等をエッチングで形成することからすると、明確に段差形状を形成することは容易でない。

【0018】また、このような薄い段差形状上に形成された緩やかな傾斜面(その角度)によって液晶の初期配向を所望の角度に制御することは極めて困難となる。従って、初期配向の配向方向をより明確に分割させるその応答時間を短縮させることができることが、極めて困難である。

【0019】そこで、本発明の目的は、カラーフィルタとしての画素色層と画素電極とを配し、この画素色層の周辺に各種の電極又は電極配線が集中して設けられているCOT構造を有する基板からなる液晶表示装置において、画素電極基板上の画素電極面における液晶が、初期配向の応答に優れ、明確に、均齊にその配向方向を複数方向に分割させて、画素表示の視野角を広くさせることができる配向分割型液晶表示装置及びその製造方法、更には表示画素面を広視野角にさせる画像表示方法を提供するものである。

【0020】

【課題を解決するための手段】本発明者は、上記する課題に鑑みて、これらの課題を解決すべく鋭意検討を行った結果、画素電極の周縁部であって、この画素電極に対応して設けられている画素色層の周縁部の画素色層間に設けるブラックマトリックス層(BM層)に着目し、このBM層を形成させる工程で、画素電極の周縁部に比較的容易にBM層からなる段差形状を形成できることを見出しており、本発明を完成させるに至った。

【0021】すなわち、本発明によれば、共通電極を配する対向基板に対向する基板が、カラーフィルタとしての画素色層と画素電極とを配するCOT構造を有する基板であり、しかも、この画素電極面の四方周縁部に、対向基板面に対して明確に傾いている傾斜面を設けていることを特徴とする配向分割型液晶表示装置を提供する。

【0022】この傾斜面は、画素電極の周縁部にあるゲ

ート電極、ゲート配線、ドレイン電極、ドレイン配線及びソース電極の少なくとも1種以上を下地に配した上に形成されている。

【0023】また、この傾斜面は、これらの電極種及び配線種上に形成されているブラックマトリックス層(BM層)からなる段差形状上に形成され、画素電極面を基準にして明確な段差を有している。

【0024】また、この傾斜面に係わって、本発明によれば、画素電極の周縁部のBM層を介さないで、画素電極に対応して配されている画素色層を介して、互いに隣接している画素色層の四方周縁部の一部を互いに重ねてなる段差形状上に、同様の傾斜面を形成させた配向分割型液晶表示装置を提供する。

【0025】このように画素電極の四方周縁部に設ける傾斜面によって、各基板間に充填された液晶は、効果的にこの傾斜面に向かって垂直方向に配列され、この画素電極面上の液晶を、この傾斜面に制御されて複数方向に分割配向されるのである。

【0026】また、本発明によれば、このような配向分割型液晶表示装置の製造方法として、共通電極を配する対向基板に対向させて、カラーフィルタとしての画素色層と画素電極とを配し、その画素電極面の四方周縁部に前記対向基板面に対する傾斜面を設けた画素電極基板を配し、この両基板間に液晶を充填させて、この傾斜面で液晶の配向を制御できる配向分割型液晶表示装置の製造方法を提供する。

【0027】すなわち、この製造方法において、画素電極面に対応する画素色層の膜を形成させるに際して、画素色層の膜を、画素電極基板上の絶縁膜やバッシャーション膜等の絶縁体層上に形成させる。

【0028】次いで、画素色層膜間の間隙を埋めるようにしてブラックマトリックス(BM)層を形成させるに、画素色層の膜厚より厚くなるよう形成させて、この画素色層面に対して明確な段差形状に形成させる。

【0029】また、この段差形状のBM層の下地層には、バッシャーション膜を形成させ、更にその下地層として、ゲート電極とゲート配線とドレイン電極とドレイン配線とソース電極の少なくとも1種以上を形成させる。

【0030】次いで、画素電極基板の全面にオーバコート層を形成させ、画素色層膜に対応する箇所には、透明電極からなる画素電極を形成させた後、基板全面に配向膜を形成させることにより画素電極面の四方周縁部には、BM層で形成された段差形状上に傾斜面が形成される。

【0031】この製造方法によれば、COT構造を形成させることによるプロセス負荷を低減させながら、更に、この画素電極基板側に液晶の配向を分割制御させる傾斜面をCOT構造を形成させる工程の中で、集中させて設けることができる。

【0032】また、この傾斜面を形成させるに係わって、本発明によれば、画素電極の周縁部の一部を除いてBM層を形成させないで、画素電極に対応して形成する画素色層を、互いに隣接させて形成させるに際して、この画素色層の四方周縁部の一部を互いに重ねて形成させることにより、この重なり部を段差形状として形成され、同様にこの段差形状上に、傾斜面を形成させることを特徴とする配向分割型液晶表示装置の製造方法を提供する。

【0033】更にはまた、本発明によれば、このような配向分割型液晶表示装置を用いて、この傾斜面を介して液晶の配向を制御させて、画素表示の視野を広くさせて、画素表示を鮮明にさせる画像表示方法を提供する。

【0034】すはわち、各画素電極面の四方周縁部に明確な傾斜面を形成させることにより、基板間（又はセルギャップ）に充填され、画素電極面上の液晶は、駆動時に印加される電圧によって、この傾斜面に沿って電界を瞬時にフクレさせ、液晶は傾斜面に向かって垂直方向に配列させる。

【0035】これによって、セルギャップの液晶の初期配向の応答時間が著しく短縮させることができ、画素電極面上の液晶を、均齊に複数方向に分割配向させて、画素領域の画素表示を広視野角にさせるのである。

【0036】

【発明の実施の形態】以上から、以下に図1～図8を参照して、本発明による配向分割型液晶表示装置の実施の形態について更に説明する。

【0037】G配線-G配線方向の図4におけるA-A'切断面である図1及び図2に示す断面図とD配線-D配線方向の図4におけるB-B'切断面である図3を参照すると、本発明による配向分割型液晶装置が、COT構造を有し、この画素電極側基板上の画素電極の周縁部には、各基板間の液晶の配向を制御するための傾斜面を設けていることを特徴とする液晶表示装置であることが判る。

【0038】図1において、基板1側に画素電極3が配されていて、この画素電極3に対応するように画素色層6R（レッド）が設けられている。

【0039】ここで、図1には完全には図示されていないが、このG配線-G配線方向において、この画素色層6Rの両側に隣接して、それぞれ画素色層6B（ブルー）、6G（グリーン）が配されていて、それぞれが画素電極に対応しているものである。

【0040】また、この画素色層（6R、6B、6G）間の隙には、ブラックマトリックス（BM）層7が設けられ、このG配線-G配線方向において、このBM層の下地にはドレイン配線10、が配されている。

【0041】また、図3に示すD配線-D配線方向切断面を参照すると、画素色層の隙のBM層7の下地及び近傍下地には、ゲート電極20、ドレイン電極18、ソ

ース電極19等が集中して配されていることが判る。

【0042】また、この図1及び図3に示す断面構造は、COT構造を形成する画素電極基板上の1画素電極と、この1画素電極に対応して設けられているカラーフィルタである1画素色層領域（R、G、B）の1画素色層等が構造的に係わり、これに、画素電極アレイの1画素色層の拡大平面図である図4を対応させるとよく理解される。

【0043】また、本発明においては、この画素色層（6R、6B、6G）間の隙に設け、特に層厚を厚くしたBM層7を介して段差形状12を形成させて、この段差形状12上に形成される傾斜面13が、既に上述した画素電極の四方周縁部の傾斜面であることもよく理解される。

【0044】また、この平面図の図4から明らかのように、画素電極の四方周縁部は、傾斜面13が形成されている。特に、COT構造を有する本発明においては、その傾斜面が、BM層の段差形状上に形成されていることから、画素電極の四方周縁部を適宜にBM層で容易に囲むことができる判る。

【0045】また、図1及び図3から明らかのように、本発明による配向分割型液晶表示装置は、このCOT構造を有し、画素電極3を配する基板1と、共通電極4を有する対向基板2のこれらの電極面には、それぞれ配向膜を配している。本発明におけるセルギャップの大きさとは、例えば、図7（c）に示すG₁、G₂の如く対向するこの両電極基板の配向膜間が、セルギャップの大きさである。

【0046】以上から、図1、図2に示すG配線-G配線方向の切断面図と図3に示すD配線-D配線方向の切断面図から明らかのように、本発明による液晶表示装置は、1画素電極のこの両方向に、カラーフィルタとしての1画素色層領域（R、G、B）を形成していることから、画素電極基板上に、上述した傾斜面を形成されているCOT（Color filter on TFT；TFTスイッチング素子を有する画素電極基板側にカラーフィルタを配している）構造のアクティブマトリクス型の配向分割型液晶表示装置として適宜好適に使用されるのである。

【0047】また、本発明において、図7（c）に示す如く、このような傾斜面を設けることにより、このセルギャップは、画素電極面3と対向する共通電極面4との第2セルギャップ（G₂）と、BM層7からなる段差形状12を介して形成されていて、例えば、図1に図示されている如くその断面形状が台形であり、その両側が傾斜面である傾斜部の段差が形成されている。この段差面と対向する共通電極面との第1セルギャップ（G₁）

【図7（c）を参照】とを形成することが特徴である。

【0048】そこで、本発明においては、この第1ギャップ（G₁）と第2ギャップ（G₂）とのギャップ比G₁

G_2 が、 $2/10 \sim 9/10$ の範囲であり、より好ましくは、 $3/10 \sim 8/10$ の範囲であることが好適である。

【0049】このギャップ比 G_1 / G_2 が、 $2/10$ より小さ過ぎても、液晶が傾き過ぎてかえって画素電極面に平行ぎみになり、液晶を効果的に分割配向でき難くする。一方、このギャップ比 G_1 / G_2 が、 $9/10$ より大き過ぎると、傾斜面を所望の傾斜角にするために傾斜面の長さが大きくなり、画素電極面の開口率を低下させる傾向から好ましくない。

【0050】このようにして、COT構造を有する画素電極側基板上に、傾斜面を設けることにより、第1セルギャップの画素電極面上の液晶は、セルギャップ間に電圧を印加すると、図6(a)に示す如く、画素電極面の周縁部の傾斜面方向に沿って電界がフクレて、この電界のフクレに沿って液晶が配向し、画素電極面の液晶が分割配向され、画素表示の視野を広くさせることになる。

【0051】また、本発明においては、上述した如く、画素電極基板上に上述した傾斜面を設けると共に、必要に応じて、図6(c)に示す如く、画素電極に対応する対向基板2側の共通電極4に電極開口部4aを適宜に設けることができる。

【0052】例えば、この開口部4aを画素電極の中央部に対応する共通電極面に設けることにより、図6(c)に示す如く、この部位の電界も開口壁に沿ってフクレ、このフクレ面に沿っても液晶が配列して、より分割配向を高めることができる。

【0053】また、上述した開口部の代わりに、このような効果を発揮させるために、この共通電極面に傾斜面を有する凸部【(図6(d)を参照】を設けても同様な効果を発揮させられる。

【0054】このような開口部又は凸部としては、例えば、開口部として、図8(a)及び(b)に示す如く、平面図で表して、画素電極面の形状に対応する共通電極面4に開口部14が形成される。また、凸部としては、図8(c)及び(d)に示すように形成される。

【0055】また、本発明において、画素電極を形成させるに際しては、図7(a)に示す如く、画素電極の透明電極膜3を、画素電極の周縁部の傾斜面13に積み重ならないように、好ましくは、図7(b)に示す如くにすることが好適である。

【0056】すなわち、図7(a)及び(b)を参照すると、液晶層の透過光強度Iと液晶層のギャップd(液晶層の厚さ)との間には、下記式の関係が満足される。

【0057】

$$I = I_0 \sin^2 2\theta \sin^2 (\pi d n / \lambda)$$

I_0 : 入射光強度、 θ : 入射偏光方向とセル中の通常光の振動方向とのなす角度、 n : 印加電圧Vでの複屈折率で、 λ : 光の波長である。

【0058】この式から明らかなように、光透過強度I

は、このギャップdに比例することから、上述した図7(a)のように透明電極膜3を傾斜面に重ねると、その両縁部のギャップ $d_2 < d_0$ になり、この画素電極周縁部の光透過率を低下させて、画素表示の明るさにムラを生じさせて好ましくない。

【0059】また、本発明において、上述したように傾斜面を設けて、画素電極面上の液晶をこの傾斜面に向かって、垂直方向に効果的に配向させることを目的にしていることから、好ましくは、図1に示す配向膜5は、液晶が電極基板面に対して立つ方向に配向させるためから垂直配向膜であることが好適である。

【0060】また、このように配向膜が垂直配向膜であることに併せて、本発明において、各基板間に充填される液晶は、好ましくは、負の誘電率異方性を有する液晶が好適に使用することができる。

【0061】以上から、本発明によるCOT構造を有する画素電極基板上に段差形状及びその段差形状を介して形成される傾斜面を有する配分割型液晶表示装置を製造する実施の形態について、図1及び図3を参照して、以下に説明する。

【0062】【COT構造の画素電極の製造】図3において、透明な基板1、例えば、ガラス基板上にCr等の導電体を成膜させた後、画素電極アレイに係わる所定のパターニングで、図3に示す如くゲート電極20(及びゲート配線)を形成する。次いで、この上に塗化シリコン等の絶縁体からなるゲート絶縁膜9を形成し、これを介してゲート電極上にアモルファスシリコンからなる半導体層をフォトリソグラフィ及びエッチングによる所定のパターニングを行なって形成する。

【0063】ここで、図3に示す如くモリブデン等の導電体からなるドレイン電極18、ドレイン配線10(図1を参照)、ソース電極19、ソース配線を同様にしてパターニングで形成させた後、塗化シリコン等の絶縁体からなるパッシベーション膜21を形成させる。

【0064】次いで、カラーフィルタとなる色層6を形成させる。通常、色層としては、赤色(R)や緑色(G)及び青色(B)の染料、顔料を含有する樹脂膜からなり、例えば、アクリル樹脂をベースとしたネガ型感光性樹脂膜中に顔料を分散させたレジストをスピンドル等で塗布させ、仮焼成、フォトマスクを用いて露光、現像によるパターニング後、本焼成を行って形成させる。

【0065】このようにして所定のパターンによる工程を3回繰り返すことにより、赤色(R)、緑色(G)及び青色(B)の色層が、図1に示す如く、赤色層6R、や緑色層6G及び青色層6Bが形成される。

【0066】次いで、図1、図3に示す如く、遮光膜のブラックマトリックス(BM)層7を黒色の染料、顔料を含有する樹脂膜として、例えば、アクリル系樹脂のレジストを色層形成と同様の工程で形成させる。

【0067】次いで、このBM層7上に透明な絶縁体である、例えば、アクリル樹脂等の熱硬化性樹脂からなるオーバーコート層22を形成させた後、図3に示す如く、ソース電極19上の所定箇所にコンタクトホール17を形成させる。

【0068】次いで、透明な導電体、例えば、ITO膜からなる画素電極3をスパッタ、フォトリソグラフィ及びエッチングによるパターニングで形成する。ここで、この画素電極3は、図3に示す如く、コンタクトホール17によってソース電極19と接続される。また、図1及び図3に示す如く、更に、このように形成された最上層には、ポリイミド膜、ポリビニル膜、SiO斜方蒸着膜等の配向膜5を形成させる。

【0069】【段差形状及び傾斜面の形成】本発明においては、上述したBM層7を形成させるに際して、図1及び図3に示す如く、色層6面を基準にして明確な段差形状12が形成されるように、このBM層の層高(膜厚)を色層6面よりも高く(厚く)することで、容易に段差形状12が形成される。

【0070】ここで、本発明においては、このようにBM層7を介して形成された段差形状12は、その上にオーバーコート層22と配向膜5とを積層させて形成させて、その断面形状は、図1及び図3に示す如く両側が傾斜面である台形形状に適宜に形成される。また、この傾斜面の裾が画素電極面の周縁部に近接するように形成される。その結果、この傾斜面は、この画素電極の側縁部から立ち上がるよう形成される。

【0071】ここで、この画素電極面の配向膜を基準に、この傾斜面の最上部の台形面との段差を傾斜部の高さ(H)と称し、また、上述した側縁部からこの台形面までの傾斜面の幅を傾斜部の傾斜面の長さ(L)と称す[図7(d)を参照]。

【0072】そこで、本発明においては、この傾斜面の長さ(L)が、好ましくは、この傾斜部の高さ(H)の20%近傍の位置からの斜面の最上部までの基板水平面の長さとすることが好適である[図7(d)参照]。

【0073】この高さHの20%近傍以下であると、配向膜の形成時に傾斜部の裾に配向膜液が液溜まりになる傾向から、傾斜面の長さの制御を困難にさせる。

【0074】また、本発明においては、この段差形状を介しての傾斜部の高さは、既に上述する如く、BM層の膜厚を調整させることにより適宜に所定の高さにすることができる。

【0075】また、この傾斜面の長さは、BM層形成のパターニング時の現像の時間調整により適宜に所定の長さにことができる。

【0076】また、必要に応じて、上述したオーバーコート層の厚さによっても、この高さやこの長さを適宜に調整することができる。

【0077】例えば、傾斜部の高さ(H)を1.1μ

m、傾斜面の長さ(L)を2.0μmに形成させる場合に、BM層の膜厚を1.3μmで、オーバーコート層の厚さが、0.4μmとなる。

【0078】このように画素色層間に設けるBM層を介することにより、上述した1.3μmの如く厚い膜厚を形成することによって、この画素色層に対応している画素電極の側縁部に明確に段差として形成させられることが、本発明の特徴である。

【0079】すなわち、本発明のようにこのBM層に着目することにより、BM層は、例えば、顔料分散レジストをスピンドル等の塗布工程で形成させられる。

【0080】ところが、この高さを蒸着法や、エッチング法等で塗化シリコンや酸化シリコンとして形成せるとなると、その膜厚が、通常、数nm～数十nmであり、これを多数回で積層させなければならないのに比べて、著しくプロセス負荷を小さくさせるものである。

【0081】以上から、本発明による製造方法により、既に上述した如く、セルギャップとして、第1セルギャップ(G₁)と第2セルギャップ(G₂)とが形成され、これらのギャップ比G₁/G₂=2/10～9/1の範囲に適宜に形成させることができる。

【0082】また、既に上述した理由により、好ましくは、画素電極の透明電極膜を、傾斜面に重ならせないよう、適宜に形成させることができる。

【0083】また、対向する両基板上の画素電極及び傾斜面と共通電極面に形成させる配向膜を、既に上述した液晶を傾斜面に向かって垂直方向に配向させる目的から、好ましくは、この配向膜を垂直配向膜にさせて適宜に形成させることができる。

【0084】また、必要に応じて、対向基板側の共通電極面に、電極開口部または凸部を形成させることは、本発明においては、既に上述した如く、対向基板側には共通電極膜を形成させる以外は、複雑な構成はなく、全て画素電極基板側に集中させて設けられているので、例えば、図8に示す如くの電極開口部又は凸部は、特に限定することなく、従来から公知の方法で形成できるものである。

【0085】以下に実施例によって、本発明による配向分割型液晶表示装置による効果について説明するが、本発明はこれらに限定されるものではない。

【0086】

【実施例】(実施例1)図1に示すように1画素電極部の四方周縁部に、BM層からなる段差形状を介して傾斜面を形成し、図7(d)に示すその傾斜面の長さ(L)が2.0μmであり、段差形状の傾斜部の高さ(H)が、0.4μm、0.8μm、1.1μm及び1.8μmである傾斜部を形成させたCOT構造を有する液晶セルに、電圧を0Vから5Vの範囲で印加させて、それぞれの液晶セルの応答時間を調べ、その結果を表1及び図9(a)に示した。なお、この時の液晶層の厚さ(第2

セルギャップ)が、4.0 μm であった。

【表1】

傾斜部の高さ (μm)	傾斜部無し	0.4	0.8	1.1	1.1	8
高さの比 (%)	-	10	20	28	45	
応答時間 (ms)	272.9	62.1	31.9	20.6	15.7	

ここで、表1中の高さの比とは；液晶層の厚みに対する傾斜部の高さの比(%)である。

【0088】表1に示す結果から明らかなように、段差形状をによる傾斜部を形成させることにより、応答時間が著しく改善されることが判る。傾斜部の高さが、0.4 μm を0.8 μm にすることにより、応答時間がさらに半減して改善され、更に1.1 μm 以上にすることにより一層改善される。

【0089】そこで、液晶層の厚みを傾斜部の高さの%比で表すと、20%以上、好ましくは、28%以上とすることがより好適であることが判る。

【0090】また、この0.4 μm の傾斜部の高さとは、一般的に、ゲート絶縁膜形成時に塗化シリコンや酸化シリコンを用いて形成されている、通常の厚みである。

【0091】この高さを本発明の実施例で示したように、例えば、膜厚の高さを0.8 μm 以上に形成させることで、上述した応答時間を一層短縮させることができること。

【表2】

傾斜面の長さ (μm)	傾斜部無し	1.2	2.0	3.5	5.5	8
傾斜角度 (θ)	-	43	29	17	11	
応答時間 (ms)	272.9	18.1	20.6	31.0	48.2	

表2に示す結果から明らかなように、本発明のように明確な段差形状を介して傾斜面を形成させることにより、液層の配向分割の応答時間を著しく改善させられることが判る。

【0095】すなわち、傾斜面の長さ (L) を、5.8 μm より小さくさせて、傾斜面の角度をより大きくすることにより応答時間が改善されていることが判る。特に、傾斜面の長さ (L) を2.0 μm より小さくすることにより、応答時間がより半減される。従って、この傾斜面の傾斜角度は、11°以上、より好ましくは29°以上とすることに液晶の配向分割の応答時間をより改善されていることが理解される。

【0096】また、実施例1、2において、画素サイズ300 $\mu\text{m} \times 100 \mu\text{m}$ で、第1セルギャップG₁ = 4 μm 、傾斜面の傾斜角度が11°における画素電極面の開口率50%以上を確保できるG₁ / G₂との関係を表3に示した。

【0097】

【表3】	
------	--

G ₁ / G ₂ の比	7.2/10	6.5/10	2/10	0/10
H / G ₂ の比	2.8/10	3.5/10	8.0/10	10/10
開口率50%以上	○	○	○	×

【0098】

【0087】

0.4	0.8	1.1	1.1	8
10	20	28	45	
62.1	31.9	20.6	15.7	

【0092】しかも、本発明ではBM層を介して、同工程でBM層に用いた有機レジストで、容易にこの高さを調整できることから、塗化シリコン等で形成させるに比べて、極めてプロセスが簡略されて、積層させる煩雑さがなく、時間的にも短縮される等のプロセス負荷や、形成される傾斜面の均一性等から、本発明による傾斜面の形成は極めて好適であることが理解される。

【0093】(実施例2)実施例1において、段差形状の傾斜部の高さ (H) を1.1 μm とし、傾斜面の長さ (L) を1.2 μm 、2.0 μm 、3.5 μm 及び5.8 μm である傾斜部を形成させた以外は、実施例1と同様のCOT構造を有する液晶セルを用いて、実施例1と同様の範囲で電圧を印加させて、それぞれの液晶セルの応答時間を調べ、その結果を表2及び図9(b)に示した。なお、この時の液晶層の厚さ(第2セルギャップ)が、4.0 μm であり、また、傾斜面の傾斜角 (θ)を、傾斜角度 (θ) = \tan^{-1} (傾斜部の高さ H / 傾斜面の長さ L)として表した。

【0094】

1.2	2.0	3.5	5.5	8
43	29	17	11	
18.1	20.6	31.0	48.2	

【発明の効果】本発明によれば、COT構造を有する基板上の画素電極の周縁部に傾斜面を設けることにより、各基板間の画素電極面上の液晶の配向方向を均齊に複数に分割制御することができる。

【0099】また、液晶セルの駆動時、基板間に電圧を印加させた場合に配向する初期配向が、液晶を均齊に配列させ、複数の方向に分割させる応答時間を、著しく短縮させることができる。

【0100】これにより、COT構造を有し、画素電極基板側に傾斜面を設けて、液晶の配向方向を複数に分割制御させ、その初期配向の応答時間を著しく短縮させ、画素電極面の画素表示を広視野角にできる配向分割型液晶表示装置、その画像表示方法及びその装置の製造方法を提供できる。

【図面の簡単な説明】

【図1】本発明による配向分割型液晶表示装置の実施例の概念断面図 (G配線 - G配線方向切断面) である。

【図2】本発明による配向分割型液晶表示装置の他の実施例の概念断面図である。

【図3】図1の実施例の概念断面図 (D配線 - D配線方向切断面) である。

【図4】画素電極アレイの1画素電極の拡大概念平面図

である。

【図5】本発明に用いるCOT (Color filter on TFT) 構造の概略概念断面図である。

【図6】基板面に設ける傾斜面と液晶分子の配向の挙動を表す概念断面図である。

【図7】画素電極の透明電極膜 (ITO) と隣接する傾斜面との係わりを説明する概念断面図である。

【図8】対向基板側の透明電極面 (または共通電極) に設ける電極開口部または傾斜部の代表例を示す平面図である。

【図9】本発明における傾斜部の高さ及び傾斜角と分割配向の応答時間との関係を示した図である。

【符号の説明】

- 1, 4 1 画素電極側基板
- 2, 4 2 対向電極側基板
- 3, 4 3 画素電極
- 4, 4 4 共通電極

4 a, 1 4 電極開口部

4 b, 1 5 凸部

5 配向膜

6, 6 R, 6 B, 6 G, 4 6 画素色層

7, 5 0 ブラックスマトリックス層 (BM層)

8 液晶

9 絶縁膜

1 0 ドレイン配線 (D配線)

1 1 オーバコート層

1 2 段差形状

1 3, 1 5 傾斜面

1 6 ゲート配線 (G配線)

1 7, 5 1 コンタクトホール

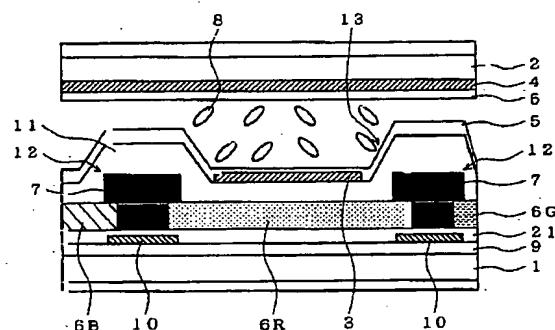
1 8, 4 7 ドレイン電極

1 9, 4 8 ソース電極

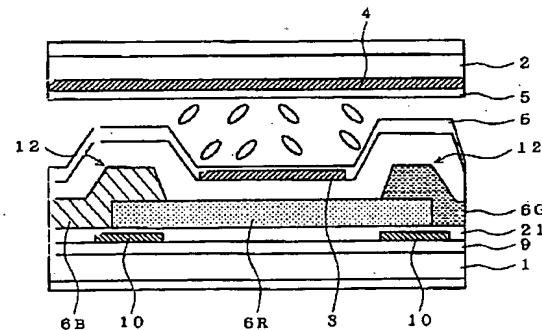
2 0, 4 9 ゲート電極

4 5 パッジベーション膜

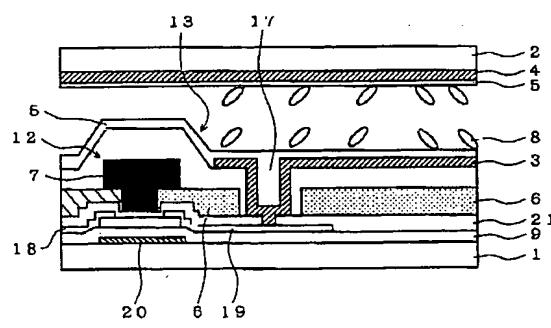
【図1】



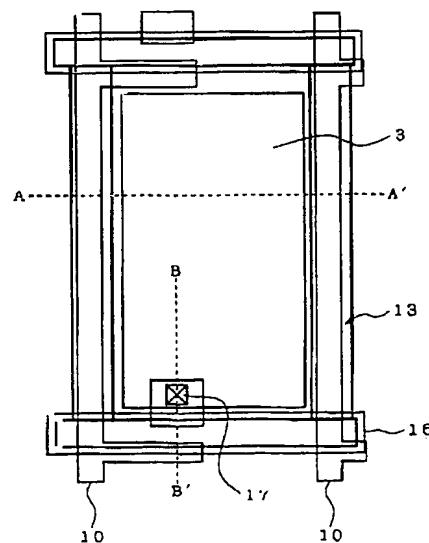
【図2】



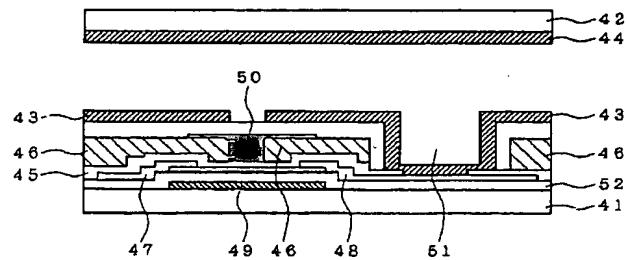
【図3】



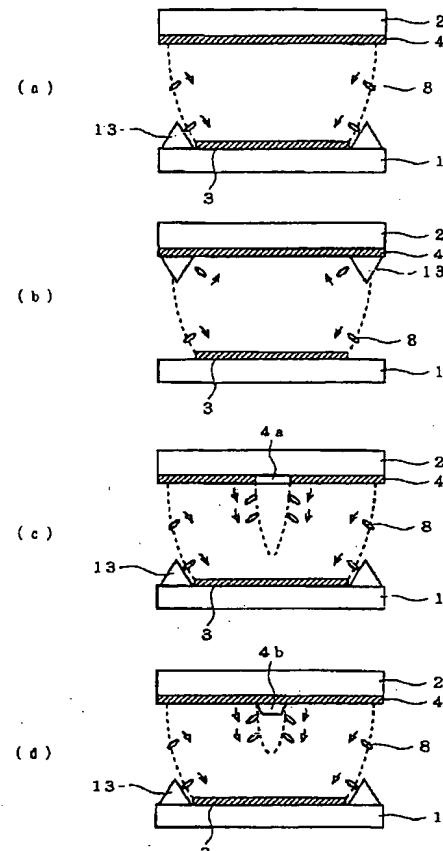
【図4】



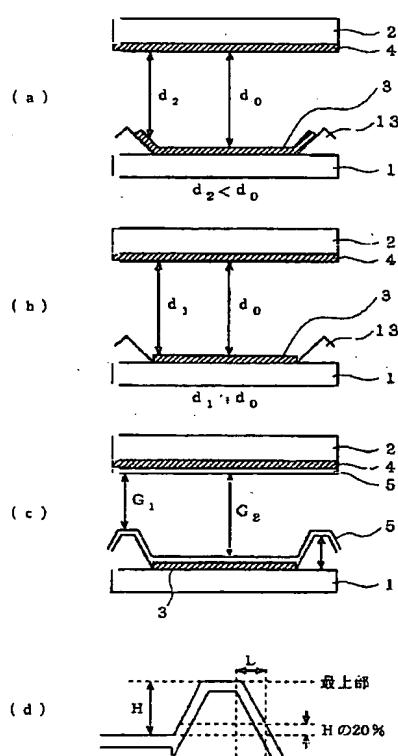
【図5】



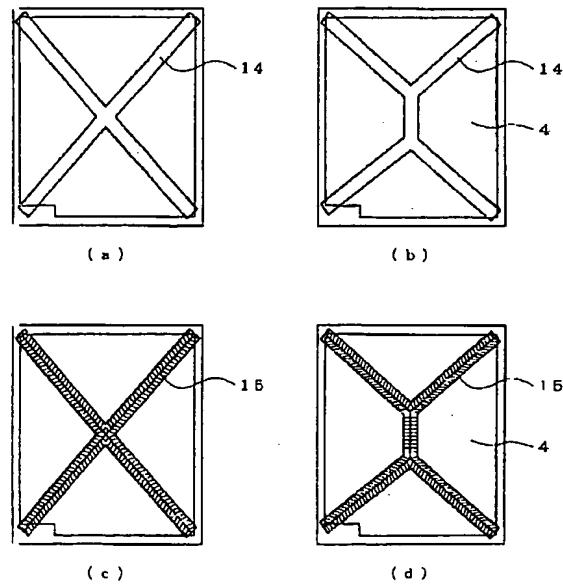
【図6】



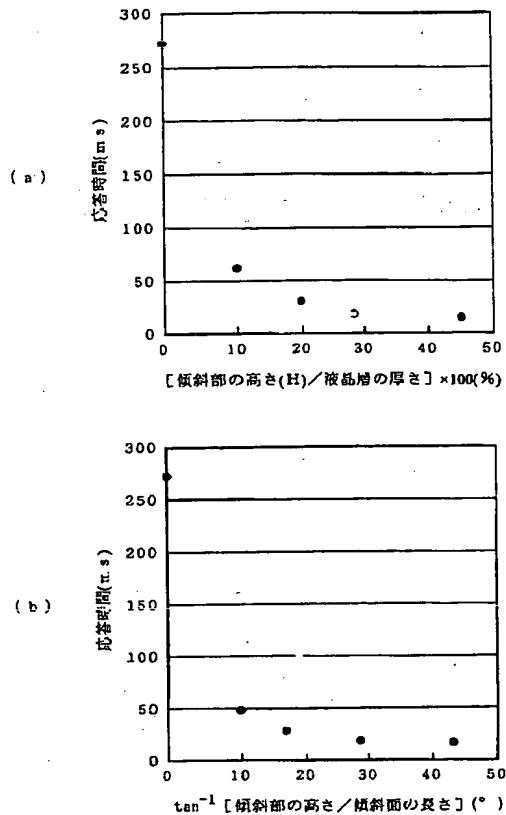
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 鈴木 聖二
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 平井 良彦
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 坂本 道昭
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 岡本 守
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 山本 勇司
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 石井 俊也
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 鈴木 照晃
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 住吉 研
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 鈴木 成嘉
東京都港区芝五丁目7番1号 日本電気株
式会社内

(12) 01-174824 (P2001-174824A)

F ターム(参考) 2H090 HA03 HB07X HB08Y HB17X
HC05 HC12 HD14 JA03 JB02
JC03 JC07 JD14 LA04 LA05
LA15 MA15 MB14
2H092 GA13 HA04 JA26 JA29 JA38
JA42 JA44 JB13 JB23 JB32
JB33 JB38 JB51 JB57 JB63
JB69 KA05 KA07 KA16 KA18
KB24 MA13 MA17 NA01 NA25
PA08 PA09
5C094 AA12 AA13 BA03 BA43 CA19
CA24 DA14 DA15 EA04 EA07
EB02 ED15 ED20 FB12 FB15
GB10